

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 05-299995

(43)Date of publication of application : 12.11.1993

(51)Int.Cl.

H03K 17/687

H03K 17/12

H03K 17/693

(21)Application number : 04-106472

(71)Applicant : NIPPON TELEGR & TELEPH
CORP <NTT>

(22)Date of filing : 24.04.1992

(72)Inventor : TOKUMITSU TSUNEO
AIKAWA MASAYOSHI

(54) MICRO WAVE SEMICONDUCTOR SWITCH

(57)Abstract:

PURPOSE: To improve an isolation characteristic between terminals, and a processable transmission power by specifying the values of an inductor and a capacitor loaded on or serially connected with plural semiconductor switches, and specifying an operational frequency.

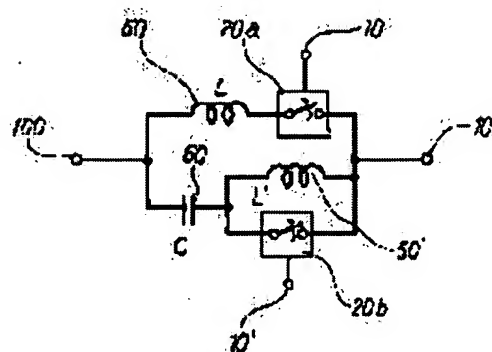
CONSTITUTION: A circuit in which a semiconductor switch element 20a is serially connected with an inductor L, is connected in parallel with a circuit in which a semiconductor switch element 20b on whose both edges an inductor L' is loaded is serially connected with a capacitor C. The switch elements 20a and 20b are interlocked so that one can be turned-on when the other is turned on. Then, when a parasitic capacitor between both the terminals 100 and 101 of the switch elements 20a and 20b is defined as Cs, the values of the inductors L and L', and the capacitor C are set so that an expression I can be fulfilled, and an expression II is fulfilled for an operational frequency (f). Thus, the switching of a conduction/opening can be attained by the same frequency, and a high isolation can be realized in a micro wave area.

$$L' (C + C_s) = LC$$

I

$$f = \frac{1}{2\pi\sqrt{LC}}$$

II



LEGAL STATUS

[Date of request for examination]

02.08.1995

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

2848502

[Date of registration]

06.11.1998

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平5-299995

(43)公開日 平成5年(1993)11月12日

(51)Int.Cl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
H 0 3 K 17/687		9184-5 J		
17/12		8221-5 J		
17/693	A	8221-5 J		
		8221-5 J	H 0 3 K 17/ 687	G

審査請求 未請求 請求項の数4(全 10 頁)

(21)出願番号 特願平4-106472

(22)出願日 平成4年(1992)4月24日

(71)出願人 000004226

日本電信電話株式会社

東京都千代田区内幸町一丁目1番6号

(72)発明者 徳満 恒雄

東京都千代田区内幸町一丁目1番6号 日

本電信電話株式会社内

(72)発明者 相川 正義

東京都千代田区内幸町一丁目1番6号 日

本電信電話株式会社内

(74)代理人 弁理士 本間 崇

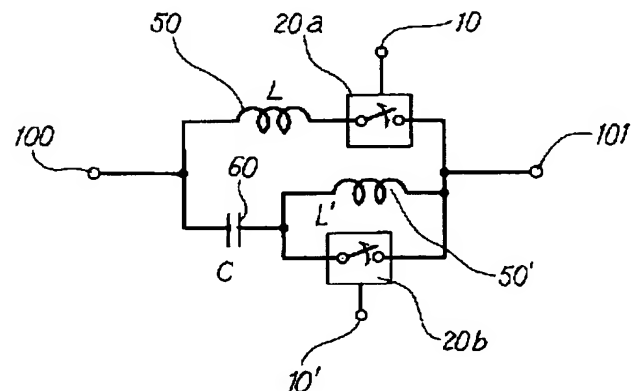
(54)【発明の名称】 マイクロ波半導体スイッチ

(57)【要約】

【目的】 マイクロ波半導体スイッチに関し、アイソレーション特性に勝れ、かつ、同一スイッチ素子での処理可能な送信電力を向上させ得るスイッチの実現を目的とする。

【構成】 半導体スイッチとインダクタ(L)を直列接続した回路と、両端子にインダクタ(L')を装荷した半導体スイッチとキャパシタ(C)を直列接続した回路とを並列接続すると共に両半導体スイッチが連動して共にオンあるいはオフとなる如く成し、該半導体スイッチ素子の両端子間寄生容量C_sに対してL'(C+C_s)=LCとなるようにL、L'、Cの値を設定し、両半導体スイッチ素子がオンあるいはオフ時において同一の周波数で並列共振あるいは直列共振するように構成する。

本発明の第1の実施の構成を示す図



【特許請求の範囲】

【請求項1】 第1の半導体スイッチとインダクタ

(L) を直列接続した回路と、
 両端子間にインダクタ (L') を装荷した第2の半導体
 スwitchとキャパシタ (C) を直列接続した回路とを並
 列接続すると共に、
 上記第1の半導体スイッチと第2の半導体スイッチの内
 の一方がオンであるときには他方もオンであるように連
 動して動作する如く構成し、
 第1の半導体スイッチおよび第2の半導体スイッチそれ
 ぞれの両端子間の寄生容量をC_sとするときL' (C+
 C_s) = LCとなるようにLおよびL' およびCの値を
 設定し、
 動作周波数fにおいて“数1”を満足する如く成したこ
 とを特徴とするマイクロ波半導体スイッチ。

【数1】

$$f = \frac{1}{2\pi\sqrt{LC}}$$

【請求項2】 第1の半導体スイッチとキャパシタ

(C) を直列接続した回路と、
 両端子間にキャパシタ (C') を装荷した第2の半導体
 スwitchとインダクタ (L) を直列接続した回路とを並
 列接続すると共に、
 上記第1の半導体スイッチと第2の半導体スイッチの内
 の一方がオンであるときには他方もオンであるように連
 動して動作する如く構成し、
 第1の半導体スイッチおよび第2の半導体スイッチそれ
 ぞれの両端子間の寄生容量をC_sとするときC' + C_s
 = CとなるようにCおよびC' の値を設定し、
 動作周波数fにおいて請求項1に記載の“数1”を満足
 する如く成したことを特徴とするマイクロ波半導体ス
 witch。

【請求項3】 第1の半導体スイッチとキャパシタ

(C) を直列接続した回路の両端子間にインダクタ
 (L) を装荷した回路と、
 第2の半導体スイッチの両端子間にキャパシタ (C')
 を装荷した回路とを直列接続すると共に、
 上記第1の半導体スイッチと第2の半導体スイッチの内
 の一方がオンであるときには他方もオンであるように連
 動して動作する如く構成し、
 第1の半導体スイッチおよび第2の半導体スイッチそれ
 ぞれの両端子間の寄生容量をC_sとするときC' + C_s
 + CC_s / (C + C_s) = CとなるようにCおよびC'
 の値を設定し、
 動作周波数fにおいて請求項1に記載の“数1”を満足
 する如く成したことを特徴とするマイクロ波半導体ス
 witch。

【請求項4】 第1の半導体スイッチとインダクタ

(L) を直列接続した回路の両端子間にキャパシタ

(C) を装荷した回路と、

第2の半導体スイッチの両端子間にインダクタL' を装
 荷した回路とを直列接続してなり、

第1の半導体スイッチおよび第2の半導体スイッチそれ
 ぞれの両端子間の寄生容量をC_sとするときL' · [C
 s + C² / (C - C_s)] = LCとなるようにLおよび
 L' およびCの値を設定し、

動作周波数fにおいて請求項1に記載の“数1”を満足
 する如く成したことを特徴とするマイクロ波半導体ス
 witch。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、信号の伝搬経路を導通
 /開放するマイクロ波半導体スイッチに関するものであ
 り、電波 (信号) の受信あるいは送信に応じて伝達経路
 を切り替えるマイクロ波回路に利用できるものである。

【0002】

【従来の技術】図8は従来の信号経路切り替えマイク
 ロ波半導体スイッチの基本構成を示すブロック図であっ
 て、直列スイッチ21 (SW1) と23 (SW3)、お
 よび並列スイッチ22 (SW2) と24 (SW4) で構
 成されている。このようなスイッチは、接続すべき端子
 の選択を可能とする端子切り替えスイッチ (以下、SP
 DTスイッチともいう) や、レーダ、移動通信用基地局
 /携帯機、等において受信時/送信時の経路切り替えス
 witch (以下、T/Rスイッチともいう) として使用さ
 れる。

【0003】T/Rスイッチの場合、端子25はアンテ
 ナ給電端子、端子26は低雑音増幅器 (LNA) あるい
 は周波数変換ミキサへの接続端子、端子27は高出力増
 幅器への接続端子である。31~34はスイッチ素子制
 御端子である。

【0004】同図において、SW1およびSW4が導通
 で、SW2およびSW3が開放となるように制御端子3
 1、32、33、34にそれぞれ所定の直流電圧を印加
 すると、端子25と端子26との間の経路は導通し、端
 子25と端子27との間の経路は開放となつて、端子2
 5と端子26との間にのみ信号が伝達される。

【0005】一方SW1およびSW4が開放となり、S
 W2およびSW3が導通するように各制御端子に上記と
 異なる直流電圧を印加すると、端子25と端子27との
 間の経路は導通し、端子25と端子26との間の経路は
 開放となつて、端子27と端子25の間にのみ信号が伝
 達される。

【0006】このように、いずれの経路が導通している
 場合においても端子26と端子27との間は分離され、
 接続端子あるいは信号経路の切り替えが可能となる。半
 導体スイッチ素子としては、二端子素子で、電圧により
 電流を制御してスイッチング動作させるPINダイオー
 ドや、三端子素子で、一端に与える電圧により他の二

端子間の抵抗を制御してスイッチング動作させる電界効果トランジスタ（以下、FETともいう）が一般に用いられている。集積回路では製造が比較的簡易で電圧制御により高速切り替えが可能なFETを用いたスイッチが主流となっている。また、移動通信用携帯機では小型・軽量かつ低消費電力が重要な項目であるため、電力を消費しないFETを用いるスイッチICが不可欠である。

【0007】図9はスイッチ素子としてFETを用いた場合の従来のT/Rスイッチ（SPDTスイッチも同様）の構成を示す。対応する部分は図8と同じ番号を付している。各FETのドレインおよびソース電極は接地電位にバイアスされており、ゲート端子31、32、33、34に対し0Vあるいはピンチオフ電圧以下の、互いに異なる制御電圧1、2を印加してFETのドレイン-ソース間抵抗を変化させスイッチとして動作させる。尚、FETを用いる場合、ゲート端子電圧0Vの時導通、ピンチオフ電圧以下の時開放である。

【0008】

【発明が解決しようとする課題】上述したような従来の技術においては、FETをスイッチ素子として用いる場合に、開放状態の時のドレイン-ソース両端子間の寄生容量の影響により、周波数が高くなるにしたがって両端子間のアイソレーション特性が劣化するという問題があった。

【0009】また、FETをスイッチ素子として用いる場合に処理可能な最大電力 P_{max} には限界があり、そのため、高出力増幅器側（端子25-端子27）が導通した時の最大送信電力が制約を受ける。

【0010】この制約は開放状態のSW1およびSW4により生じており、これが高抵抗であることから、送信電力の1/2乗に比例した大きな電圧が印加されるためである。上記最大電力 P_{max} は“数2”で表される。

【0011】

【数2】

$$P_{max} = \frac{|V_c - V_p|^2}{2Z_o}$$

【0012】ここで、 V_c 、 V_p 、 Z_o はそれぞれゲート端子制御電圧、ピンチオフ電圧、負荷インピーダンスであり、 $|V_c - V_p|$ は最大送信信号電圧である。最大電力 P_{max} を向上するためには制御電圧 V_c を大きくすることが必要であるが、 V_c はドレイン-ゲート間またはソース-ゲート間に印加可能な最大許容電圧以上には大きくできず、さらにドレイン（ソース）に印加される信号電圧分だけ小さくする必要があるため、自ずと送信電力を制限せざるを得なかった。

【0013】また、携帯機等では、極力、小形の電池を用いることにより、小型化・軽量化を図ることが重要であり、したがって、制御電圧を大きくできないために更に送信電力が制限されることになる。

【0014】本発明は、このような従来の問題点を解決するために成されたもので両端子間アイソレーション特性が優れたスイッチ構成を提供すると共に、スイッチ制御の極性が従来構成のものに対して反転していることを利用して、開放時にスイッチ素子（FET）に印加される高周波信号電圧を微小に保ち、処理可能な送信電力を大幅に向上させ得るマイクロ波半導体スイッチを提供することを目的としている。

【0015】

【課題を解決するための手段】本発明によれば上記目的は前記特許請求の範囲に記載された手段により達成される。

【0016】すなわち、請求項1の発明は、第1の半導体スイッチとインダクタ（L）を直列接続した回路と、両端子間にインダクタ（L'）を装荷した第2の半導体スイッチとキャパシタ（C）を直列接続した回路とを並列接続すると共に、上記第1の半導体スイッチと第2の半導体スイッチの内の一方がオンであるときには他方もオンであるように連動して動作する如く構成し、第1の半導体スイッチおよび第2の半導体スイッチそれぞれの両端子間の寄生容量を C_s とするととき $L'（C + C_s） = LC$ となるようにL、L'、Cの値を設定し、動作周波数fにおいて前記請求項1に記載の“数1”を満足する如く成したマイクロ波半導体スイッチである。

【0017】また、請求項2の発明は、第1の半導体スイッチとキャパシタ（C）を直列接続した回路と、両端子間にキャパシタ（C'）を装荷した第2の半導体スイッチとインダクタ（L）を直列接続した回路とを並列接続すると共に、上記第1の半導体スイッチと第2の半導体スイッチの内の一方がオンであるときには他方もオンであるように連動して動作する如く構成し、第1の半導体スイッチおよび第2の半導体スイッチそれぞれの両端子間の寄生容量を C_s とするととき $C' + C_s = C$ となるようにCおよびC'の値を設定し、動作周波数fにおいて前記請求項1に記載の“数1”を満足する如く成したことを特徴とするマイクロ波半導体スイッチである。

【0018】また、請求項3の発明は、第1の半導体スイッチとキャパシタ（C）を直列接続した回路の両端子間にインダクタ（L）を装荷した回路と、第2の半導体スイッチの両端子間にキャパシタ（C'）を装荷した回路とを直列接続すると共に、上記第1の半導体スイッチと第2の半導体スイッチの内の一方がオンであるときには他方もオンであるように連動して動作する如く構成し、第1の半導体スイッチおよび第2の半導体スイッチそれぞれの両端子間の寄生容量を C_s とするととき $C' + C_s + CC_s / (C + C_s) = C$ となるようにCおよびC'の値を設定し、動作周波数fにおいて前記請求項1に記載の“数1”を満足する如く成したマイクロ波半導体スイッチである。

【0019】また、請求項4の発明は、第1の半導体ス

スイッチとインダクタ（L）を直列接続した回路の両端子間にキャパシタ（C）を装荷した回路と、第2の半導体スイッチの両端子間にインダクタL'を装荷した回路とを直列接続してなり、第1の半導体スイッチおよび第2の半導体スイッチそれぞれの両端子間の寄生容量をCsとするととき $L' \cdot [Cs + C^2 / (C - Cs)] = LC$ となるようにLとL'およびCの値を設定し、動作周波数fにおいて前記請求項1に記載の“数1”を満足する如く成したマイクロ波半導体スイッチである。

【0020】

【作用】上述の手段によれば、スイッチ素子を全て導通にすればLC並列（反）共振回路となって、寄生容量の有無にかかわらず該共振周波数foで開放となり、アイソレーション特性の優れたマイクロ波半導体スイッチが実現できる。

【0021】また、後述の実施例の項で述べるように、スイッチ素子を全て開放にした場合に該共振周波数foで導通となるようにできる。このような共振／反共振モード切り替えによるスイッチ回路を、以下の説明では、共振モード切替回路とも言う。

【0022】本発明の共振モード切替回路を大きな信号電圧が印加される箇所（図8、9ではSW1およびSW4）に用いると、高出力増幅器からの出力信号電圧が上記の共振モード切替回路に印加される時、該共振モード切替回路内のスイッチは導通状態であり、その両端子には電位差が生じないから、送信電力にかかわらずドレイン（ソース）－ゲート間の電位差をほぼ0V一定に保持できる。

【0023】すなわち、FET単体をスイッチとして用いた従来の場合に生じていた送信電力増加に伴うドレイン（ソース）－ゲート間の電位差の増加を解消することができるため、印加信号電圧制限が無くなり、処理可能な送信電力を大幅に向上させることができる。

【0024】言い換えれば、スイッチ素子（あるいは回路）に対する要求条件を耐電圧性から耐電流性に置き換えることによって送信可能な電力を向上している。すなわち、高出力FETの出力に限界があるのと同じ理由により、耐電圧性の高いFETの開発は非常に高度なプロセス技術と長い開発期間とを必要とし、その上、限界があるが、耐電流性は複数のFETを並列接続しゲート幅を増加することにより向上させることができるので、従来のFETを用いて容易に実現できる。

【0025】

【実施例】図1は、本発明のマイクロ波半導体スイッチの第1の実施例を示す図である。本実施例はスイッチ素子20aおよび20bと、インダクタ50（L）および50'（L'）、キャパシタ60（C）を図のように組み合わせ構成している。端子10および10'は制御電圧印加のための端子を表わしている。

【0026】スイッチ素子20aとスイッチ素子20b

とはその一方がオンのときは他方もオンとなるように連動して動作する。スイッチ素子の両端子間に寄生容量がなく、該スイッチ素子が理想的に動作するとすれば、両スイッチ素子が導通の時インダクタ50（L）とキャパシタ60（C）とが並列（反）共振し、本スイッチの両端子間100-101は開放となる。また、両スイッチ素子が開放の時インダクタ50'（L'）とキャパシタ60（C）とが直列共振し、本スイッチの両端子間100-101は導通となる。

10 【0027】ここで、スイッチ素子の両端子間にCsなる寄生容量が存在する場合、直列共振周波数fo[s]は“数3”のようになり並列共振周波数fo[p]は“数4”のようになる。

【0028】

【数3】

$$fo[s] = \frac{1}{2\pi\sqrt{L'(C+Cs)}}$$

【0029】

20 【数4】

$$fo[p] = \frac{1}{2\pi\sqrt{LC}}$$

【0030】“数3”はスイッチ素子がオフのときであり、図1の端子100～101間は導通状態となる。また“数4”はスイッチ素子がオンのときであり、図1の端子100～101間は開放状態となる。

【0031】したがって、L'（C+Cs）=LCを満たすようにL、L'の値を設定することにより、同一周波数で導通／開放のスイッチングが可能となり、スイッチ素子の寄生容量の有無にかかわらず、マイクロ波領域において高いアイソレーションを実現できる。また、従来のFETなどを用いるスイッチに対し、制御の極性を反転している。この特徴は後述する第5の実施例であるT/Rスイッチの耐電力性向上に大変効果がある。このことは、第2および第3の実施例においても同様である。

【0032】図2は、本発明のマイクロ波半導体スイッチの第2の実施例を示す図である。本実施例はスイッチ素子20aおよび20bと、インダクタ50（L）、キャパシタ60（C）および60'（C'）を図のように組み合わせ構成している。端子10および10'は制御電圧印加のための端子である。

【0033】スイッチ素子の両端子間に寄生容量がなく、該スイッチ素子が理想的に動作するとすれば、両スイッチ素子が導通の時インダクタ50（L）とキャパシタ60（C）とが並列（反）共振し、本スイッチの両端子間100-101は開放となる。また、両スイッチ素子が開放の時インダクタ50（L）とキャパシタ60'（C'）とが直列共振し、本スイッチの両端子間100

-101は導通となる。

【0034】ここで、スイッチ素子の両端にCsなる寄生容量が存在する場合の直列共振周波数fo[s]は“数5”のように、また、並列共振周波数fo[p]は前記“数4”で示すようになる。

【0035】

【数5】

$$f_o[s] = \frac{1}{2\pi\sqrt{L(C' + C_s)}}$$

【0036】したがって、C' + Cs = Cを満たすようにC、C'の値を設定することにより、同一周波数で導通／開放のスイッチングが可能となり、スイッチ素子の寄生容量の有無にかかわらず、マイクロ波領域において高いアイソレーションを実現できる。

【0037】図3は、本発明のマイクロ波スイッチの第3の実施例を示す図である。本実施例はスイッチ素子20aおよび20bと、インダクタ50(L)、キャパシ

$$f_o[s] = \frac{1}{2\pi\sqrt{L[C' + C_s + CC_s / (C + C_s)]}}$$

【0041】したがって、C' + Cs + CCs / (C + Cs) = Cを満たすようにC、C'の値を設定することにより、同一周波数で導通／開放のスイッチングが可能となり、スイッチ素子の寄生容量の有無にかかわらず、マイクロ波領域において高いアイソレーションを実現できる。

【0042】尚、実施例1と実施例2との関係と同様に、実施例3のインダクタとキャパシタを入れ替えた構成においても同様な効果を得ることができる。図4は、上記のいずれかのスイッチ（図では共振モード切替回路30a、30bとして表示している）を組み合わせた端子切り替えを行なうSPDTスイッチの構成を示す図であって、第1の端子25と第2の端子26との間および第1の端子25と第3の端子27との間にそれぞれ直列にスイッチを接続している。

【0043】各スイッチのアイソレーション特性がスイッチ素子の寄生容量の影響により劣化しないため、共振周波数付近のマイクロ波帯において良好な端子切り替え特性を実現できる。SPDTスイッチは本実施例に限らず、スイッチを直列／並列に組み合わせてさらにアイソレーション特性を向上させることができる。

【0044】図5は、上記のいずれかの共振モード切替回路を組み合わせたT/Rスイッチの基本構成を示す図である。ここで、共振モード切替回路として第1の実施例のものを用いているが、第2および第3の実施例のものを用いても同様である。

【0045】図において、本発明のT/Rスイッチは、インダクタ51、52(L1)、キャパシタ61(C1)および、スイッチ素子1a、1bを組み合わせる構成した共振モード切替回路1(SW1)、インダクタ54、

タ60(C)および60'(C')を図のように組み合わせる構成している。端子10および10'は制御電圧印加のための端子である。

【0038】スイッチ素子の両端子間に寄生容量がなく、該スイッチ素子が理想的に動作するとすれば、両スイッチ素子が導通の時インダクタ50(L)とキャパシタ60(C)とが並列(反)共振し、本スイッチの両端子間100-101は開放となる。また、両スイッチ素子が開放の時インダクタ50(L)とキャパシタ60'(C')とが直列共振し、本スイッチの両端子間100-101は導通となる。

【0039】ここで、スイッチ素子の両端にCsなる寄生容量が存在する場合、直列共振周波数fo[s]は“数6”に示すようになり、並列共振周波数fo[p]は前記“数4”に示すようになる。

【0040】

【数6】

55(L2)、キャパシタ56(C2)およびスイッチ素子4a、4bを組み合わせる構成した共振モード切替回路4(SW4)と、スイッチ素子2(SW2)、3(SW3)とで構成される。SW1とSW3はそれぞれ経路25-26、経路25-27に対して直列に接続される。SW2とSW4はそれぞれ経路25-26、経路25-27と接地との間に並列に接続される。

【0046】ここで、11、11'、12、13、14、14'は各スイッチ素子のON/OFF制御端子であり、1aと1b、および4aと4bがそれぞれ同種のスイッチ素子である場合、11と11'および14と14'には同一の制御電圧を印加する。以下、各スイッチ素子が寄生容量を持たないとして動作を説明する。

【0047】まず、SW1およびSW4における共振モード切替機能を説明する。SW1において、1aおよび1bが導通となるように制御電圧11および11'に電圧を印加すると、インダクタ52の両端は短絡し、インダクタ51とキャパシタ61は電氣的に両端で接続されるので、インダクタ51(L1)とキャパシタ61(C1)との並列回路が経路25-26に対して直列に接続される。

【0048】この時、該L1C1並列回路の共振周波数とその近傍において経路25-26は開放となる。また、1aおよび1bが開放となるように制御電圧11および11'に電圧を印加すると、インダクタ51とキャパシタ61の接続およびインダクタ52の両端の短絡は解除され、インダクタ52(L1)とキャパシタ61(C1)との直列回路が経路25-26に対して直列に接続される。

【0049】この時、該L1C1直列回路の共振周波数と

その近傍において経路25-26は導通となりうる。ここで、上記の直列共振および並列共振の周波数は同一であり、“数7”に示す同一周波数の信号に対してスイッチとして動作する。

【0050】

【数7】

$$1/2\pi\sqrt{LC}$$

【0051】SW4において、4aおよび4bが導通となるように、制御電圧14、および14'に電圧を印加すると、インダクタ55の両端は短絡し、インダクタ54とキャパシタ62は電氣的に両端で接続されるので、インダクタ54(L₂)とキャパシタ62(C₂)との並列回路が経路25-27と接地との間に並列に接続される。

【0052】この時、該L₂C₂並列回路の共振周波数とその近傍においてSW4は高インピーダンスとなり、SW3が導通の時経路25-27は導通となる。また、4aおよび4bが開放となるように制御電圧14および14'に電圧を印加すると、インダクタ54とキャパシタ62の接続およびインダクタ55の両端の短絡は解除され、インダクタ55(L₂)とキャパシタ62(C₂)との直列回路が経路25-27と接地との間に並列に接続される。

【0053】この時、該L₂C₂直列回路の共振周波数とその近傍において経路25-26は接地電位に短絡される。ここで、上記の直列共振および並列共振の周波数は同一であり、“数8”に示す同一周波数の信号に対してスイッチとして動作する。

【0054】

【数8】

$$1/2\pi\sqrt{L'C'}$$

【0055】次に、図5において、SW1とSW4の共振周波数が同一となるようにL₁、L₂、C₁、C₂の値を設定した場合の動作を説明する。

(1) スイッチ素子1a、1b、2が開放となるように制御端子11、11'、12に電圧を印加し、かつスイッチ素子4a、4b、3も開放となるように制御端子14、14'、13に電圧を印加すると、

- ・SW1が導通
- ・SW2が開放
- ・SW3が開放
- ・SW4が導通

となるので、経路25-26が導通し、経路25-27が開放となる。

【0056】したがって、端子25からの入力信号は端子26に伝達し（または、端子26からの入力信号が端子25に伝達し）、端子27には伝達されない。

(2) スイッチ素子1a、1b、2が導通となるよう

に制御端子11、11'、12に電圧を印加し、かつスイッチ素子4a、4b、3も導通となるように制御端子14、14'、13に電圧を印加すると、

- ・SW1が開放
- ・SW2が導通
- ・SW3が導通
- ・SW4が開放

となるので、経路25-26が開放となり、経路25-27が導通する。したがって、端子25からの入力信号は端子27に伝達し（または、端子27からの入力信号が端子25に伝達し）、端子26には伝達されない。

【0057】したがって、T/Rスイッチとして動作する。ここで、端子25を送・受信共用アンテナ端子、端子26を低雑音増幅・周波数変換器接続端子、端子27を高出力増幅器接続端子とし、微弱電波をアンテナから低雑音増幅器に伝達する受信経路25-26と、高出力増幅器出力をアンテナに伝達する送信経路25-27を有するT/Rスイッチを考える。

【0058】また、受信経路25-26が導通の時（送信経路25-27が開放の時）高出力増幅器は出力停止または出力抑制されるものとする（消費電力を削減し通話および待時間を延長することが重要な携帯機では周知の事項である）。

【0059】上記の(1)および(2)で説明したように、送信経路25-27が導通している場合、SW1およびSW4は開放であり、これらを構成するスイッチ素子1a、1b、4a、4bは全て導通である。また、SW2およびSW3も導通である。SW1およびSW4は送信経路25-27と接地との間に接続され、かつ開放（高インピーダンス）であるから、その両端子には送信出力が大きい程高い電圧が印加される。

【0060】しかし、SW1およびSW4を構成するスイッチ素子1a、1b、4a、4bは全て導通であるから、これらのスイッチ素子には電圧が印加されず、両端子の電位は送信出力の大きさによらずおおむね接地電位となる。したがって、接地されたスイッチ素子を開放にして送信経路を導通としていた従来のT/Rスイッチに比べて大幅に送信電力を向上させることができる。尚、SW3は導通であるから両端子に電圧差が生じないので、負荷インピーダンスの1/2乗に反比例した電流が流れる。また、SW2も導通しているが、高インピーダンスのSW1を介して信号電圧が印加されているので、電流は流れない。

【0061】受信経路25-26が導通している場合、SW1およびSW4は導通であり、これらを構成するスイッチ素子1a、1b、4a、4bは全て開放である。また、SW2およびSW3も開放である。ここで、受信信号は微弱であるから、これに対してどのスイッチ素子においても電圧および電流について十分に許容範囲内にある。更に、高出力増幅器が出力停止または出力抑圧の

状態にある。

【0062】したがって、信号電流の通路となるSW4においてインダクタ55と並列に接続されたスイッチ素子4bの両端子にかかる電圧は非常に小さくすることができる。以上述べたように、共振モード切替回路を受信経路に直列に、かつ送信経路と接地との間に並列に接続することにより従来に比べ最大処理電力を大幅に向上させることができる。

【0063】図6は、図1に示した実施例のスイッチ素子1a、1b、2、3、4a、4bを全てFETで置き換えたものである。対応するものは図1と同じ番号および記号を付している。制御端子は各FETのゲートに接続している。

【0064】FETのドレインソース間抵抗は、これら両電極が同電位（図では接地電位）にバイアスされている場合、ゲート電位が0Vの時数オーム以下で、ゲート電位がピンチオフ電圧 V_p （ <0 ）以下の時数十キロオームないし数メガオームとなり、FETをスイッチ素子として用いることにより高い抵抗比を実現できる。

【0065】このスイッチング特性を利用し、図5について述べた動作原理に基づいたT/Rスイッチを実現できる。ここで、送信経路25-27が導通の時、つまり、SW1およびSW4に大きな電圧が印加される時、FET4a、4bは導通であるから、送信電力にかかわらず、ドレインおよびソースは接地電位にバイアスされる。したがって、最大送信電力を大幅に向上させることができる。

【0066】この最大送信電力は、インダクタ L_1 （51）および L_2 （54）に流れる高周波電流により制限される。しかし、該高周波電流に見合うゲート幅のFETを1aおよび1bに採用することにより、最大送信電力を高めることができる。ここで、最大送信電力を P_{max} 、最大高周波電流を I_{max} 、共振周波数を f_0 とすれば、 I_{max} は“数9”で与えられる。

【0067】

【数9】

$$I_{max} = \frac{\sqrt{2P_{max}}}{2\pi f_0 L}$$

【0068】ゲート幅1mm程度のFETを使用すれば、200mA程度の電流を流すことができるから、 $2\pi f_0 L$ が40程度の場合30W以上の送信電力に耐えうる。図7は、図6と同一のT/Rスイッチにおいて、各制御端子を一つにまとめた例である。図中で一部の番号は省略した。図1で説明したように、送信あるいは受信経路が導通の状態において各FETに対する制御電圧はそれぞれ同一であるから、各制御端子は共通の端子に接続することができる。これを図中の破線で示している。

【0069】

【発明の効果】以上説明したように本発明は、スイッチ

素子を導通／開放状態にスイッチングすることにより並列（反）共振／直列共振状態にスイッチングするスイッチであるため、マイクロ波などの高周波領域において、スイッチ素子の寄生容量に影響されない良好なアイソレーション特性を有する。また、開放時において、スイッチ素子に印加される高周波信号電圧を微小に保つ効果があるので、T/Rスイッチにおける処理可能な送信電力を大幅に向上させることができる。

【0070】また、本発明はFETに限らず、PINダイオードなどの種々の半導体スイッチ素子を用いても構成することができ、それぞれの半導体スイッチによる従来のT/Rスイッチに比べ送信電力を大にすることができる。また、制御端子の系統を共通にできるため、制御回路を簡潔なものと成し得る利点がある。

【図面の簡単な説明】

【図1】本発明の第1の実施例の構成を示す図である。

【図2】本発明の第2の実施例の構成を示す図である。

【図3】本発明の第3の実施例の構成を示す図である。

【図4】本発明のマイクロ波半導体スイッチを適用したSPDTスイッチの実施例の構成を示す図である。

【図5】本発明のマイクロ波半導体スイッチを適用したT/Rスイッチの実施例の構成を示す図である。

【図6】図1の実施例の構成において、スイッチ素子をFETとした場合の回路図である。

【図7】図6の構成において、スイッチ素子の制御端子を共通にした例を示す図である。

【図8】従来のマイクロ波半導体スイッチの基本構成を示す図である。

【図9】従来のマイクロ波半導体スイッチの一例を示す図である。

【符号の説明】

1、4 共振モード切替回路

1a、1b、2、3、4a、4b、20a、20b
スイッチ素子

10、10'、11、11'、12、13、14、14'
スイッチ素子の制御端子

21～24 スwitch素子

31～34 上記スイッチ素子の制御端子

25 マイクロ波半導体スイッチの端子（アンテナ接続端子）

26 マイクロ波半導体スイッチの端子（低雑音増幅器・周波数変換器接続端子）

27 マイクロ波半導体スイッチの端子（高出力増幅器接続端子）

30a、30b 共振モード切替回路

50 インダクタ（L）

50' インダクタ（L'）

51 インダクタ（L₁）

54、55 インダクタ（L₂）

60 キャパシタ（C）

13

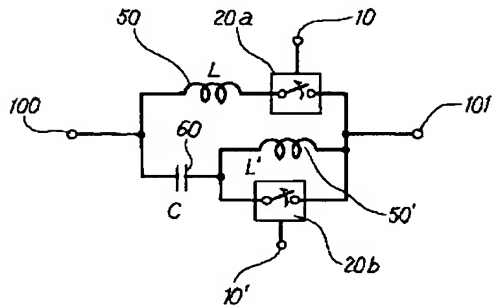
14

60' キャパシタ (C')
 61 キャパシタ (C_1)

62 キャパシタ (C_2)
 100、101 マイクロ波半導体スイッチの端子

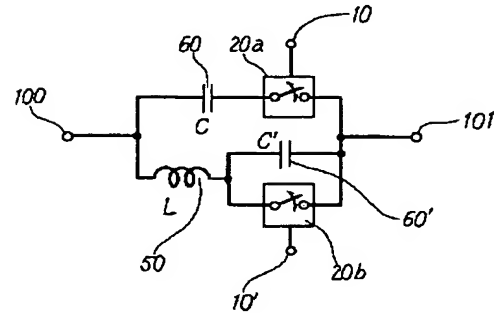
【図1】

本発明の第1の実施の構成を示す図



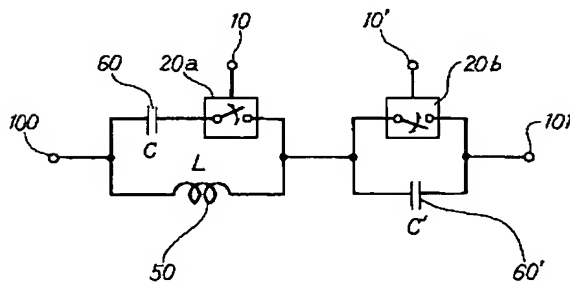
【図2】

本発明の第2の実施例の構成を示す図



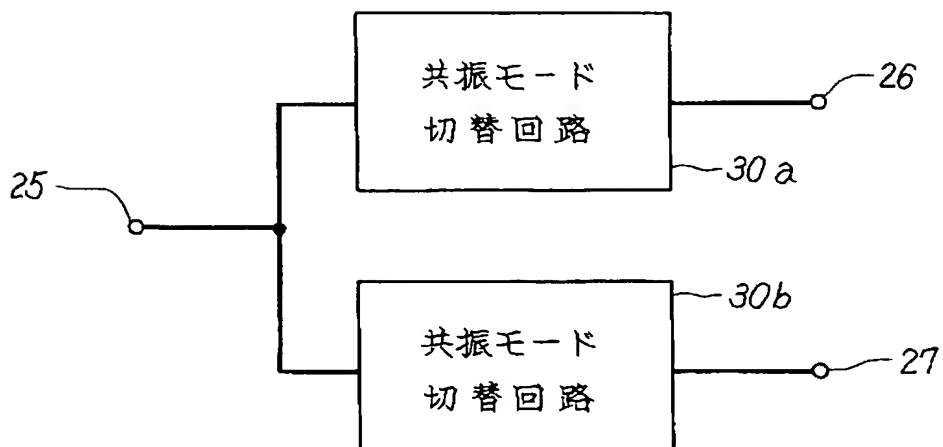
【図3】

本発明の第3の実施例の構成を示す図



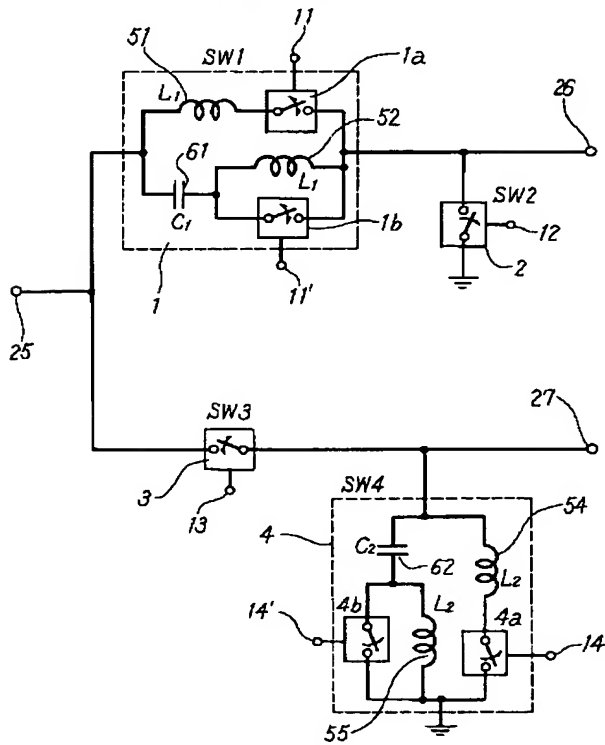
【図4】

本発明のマイクロ波半導体スイッチを適用した
 SPDTスイッチの実施例の構成を示す図



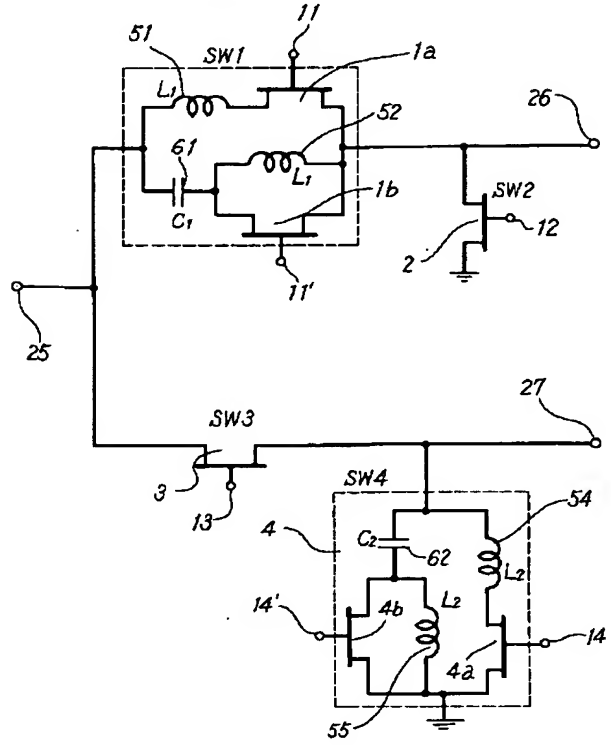
【図5】

本発明のマイクロ波半導体スイッチを適用した
T/Rスイッチの実施例の構成を示す図



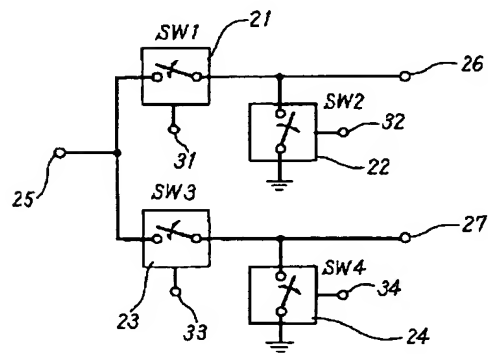
【図6】

図1の実施例の構成においてスイッチ素子を
FETとした場合の回路図



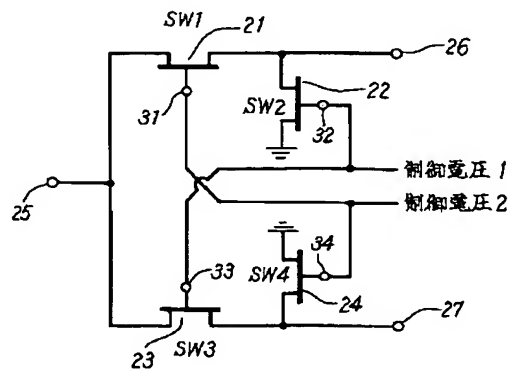
【図8】

従来のマイクロ波半導体スイッチの基本構成を示す図



【図9】

従来のマイクロ波半導体スイッチの一例を示す図



【図7】

図6の構成において、スイッチ素子の制御端子を共通にした例を示す図

